

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-294519

(P2000-294519A)

(43)公開日 平成12年10月20日 (2000.10.20)

(51)Int.Cl.  
H 01 L 21/301  
23/02

識別記号

F I  
H 01 L 21/78  
23/02

テマコード(参考)  
Q  
B

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21)出願番号

特願平11-102599

(22)出願日

平成11年4月9日 (1999.4.9)

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 大内 伸仁

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(72)発明者 白石 隆

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(74)代理人 100089093

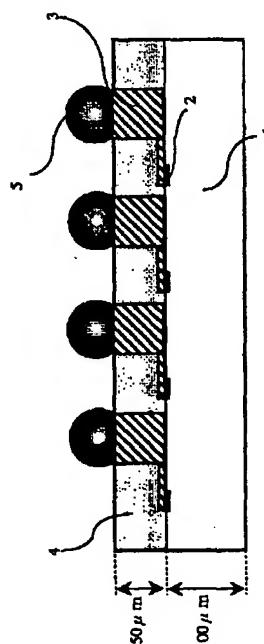
弁理士 大西 健治

(54)【発明の名称】 半導体装置、半導体装置の製造方法、およびその実装方法

(57)【要約】

【目的】 プリント基板などに半導体装置を実装する際の熱ストレスによって、半導体装置と実装基板との接合部に生じるクラックを低減する。

【構成】 上記のような目的を達成するために、本発明の半導体装置では厚さが200μm以下の半導体素子と、半導体素子上に形成された電極パッドと、電極パッドと電気的に接続される配線と、半導体素子の回路形成面および配線を封止する封止樹脂とを有することを特徴とする。また本発明の半導体素子の製造方法では、半導体ウェハの主面上に電極パッドを形成する工程と、電極パッドと接続される配線を形成する工程と、半導体ウェハの主面および配線を樹脂封止する工程と、樹脂表面から溝を形成し、半導体ウェハの所定の深さまで到達させる工程と、半導体ウェハの裏面を溝の底部まで研磨し、個々の半導体装置に分割する工程とを有することを特徴とする。



1

## 【特許請求の範囲】

【請求項1】 厚さが200μm以下の半導体素子と、前記半導体素子上に形成された電極パッドと、前記電極パッドと電気的に接続される配線と、前記半導体素子の回路形成面および配線を封止する封止樹脂とを有することを特徴とする半導体装置。

【請求項2】 前記封止樹脂の厚さは前記半導体素子の厚さの1/2よりも厚いことを特徴とする請求項1記載の半導体装置。

【請求項3】 前記半導体素子は第1の厚さを有する中央部および第1の厚さよりも薄い第2の厚さを有する周辺部を有することを特徴とする半導体装置。

【請求項4】 前記封止樹脂の厚さは前記半導体素子の中央部の厚さの1/2よりも厚いことを特徴とする請求項1記載の半導体装置。

【請求項5】 半導体ウェハの主面上に電極パッドを形成する工程と、

前記電極パッドと接続される配線を形成する工程と、前記半導体ウェハの正面および前記配線を樹脂封止する工程と、

前記樹脂表面から溝を形成し、前記半導体ウェハの所定の深さまで到達させる工程と、

前記半導体ウェハの裏面を前記溝の底部まで研磨し、個々の半導体装置に分割する工程とを有することを特徴とする半導体素子の製造方法。

【請求項6】 半導体ウェハの主面上に電極パッドを形成する工程と、

前記電極パッドと接続される配線を形成する工程と、前記半導体ウェハの正面に第1の幅を有する第1の溝を形成する工程と、

前記半導体ウェハの正面および前記配線を樹脂封止する工程と、

前記第1の溝上の樹脂表面から前記第1の幅よりも狭い第2の溝を形成し、前記半導体ウェハの所定の深さまで到達させる工程と、

前記半導体ウェハの裏面を前記第2の溝の底部まで研磨し、個々の半導体装置に分割する工程とを有することを特徴とする半導体素子の製造方法。

【請求項7】 厚さが200μm以下である半導体素子の正面が樹脂封止された半導体装置を準備する工程と、前記半導体装置を実装基板上に配置する工程と、

熱処理によって前記半導体装置と前記実装基板とを接続する工程とを有することを特徴とする半導体装置の実装方法。

【請求項8】 半導体ウェハの主面上に電極パッドを形成する工程と、

前記電極パッドと接続される配線を形成する工程と、前記半導体ウェハの正面および前記配線を樹脂封止する工程と、

前記樹脂表面から溝を形成し、前記半導体ウェハの所定

2

の深さまで到達させる工程と、

前記半導体ウェハの裏面を該半導体ウェハが所定の厚さとなるまで研磨する工程と、

前記半導体ウェハの溝形成部をブレーキングさせ個々の半導体装置に分割する工程とを有することを特徴とする半導体素子の製造方法。

【請求項9】 半導体ウェハの主面上に電極パッドを形成する工程と、

前記電極パッドと接続される配線を形成する工程と、

前記半導体ウェハの正面に第1の幅を有する第1の溝を形成する工程と、

前記半導体ウェハの正面および前記配線を樹脂封止する工程と、

前記第1の溝上の樹脂表面から前記第1の幅よりも狭い第2の溝を形成し、前記半導体ウェハの所定の深さまで到達させる工程と、

前記半導体ウェハの裏面を該半導体ウェハが所定の厚さとなるまで研磨する工程と、

前記半導体ウェハの前記第2の溝形成部をブレーキングさせ個々の半導体装置に分割する工程とを有することを特徴とする半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置およびその製造方法に関するものであり、特にそのパッケージに関わるものである。

【0002】

【従来技術の説明】 近年、半導体装置の高密度実装が進み、チップサイズパッケージ等の半導体装置が注目を集めている。

【0003】 従来、こういったチップサイズパッケージでは図9に示すようなものがあった。図9の半導体装置は400μmの厚さを有する半導体素子1に電極パッド2が形成され、電極パッド2に電気的に接続するCu等による配線3が形成されている。半導体素子表面および配線3は厚さ100μm程度の樹脂4によって封止されている。樹脂表面に露出した配線3の上に半田などによるパンプ5が形成されている。

【0004】 以下、図10を利用して従来の半導体装置の製造方法について説明する。まず半導体基板であるウェハ100上にCu等の配線101が形成される(図10-A)。この状態でウェハ全体に対して樹脂102を充填する(図10-B)。その後、表面全体を研磨して配線101を表面に露出させる(図10-C)。配線72の表面に半田などによるパンプ電極103を形成する(図10-D)。ウェハを個々の半導体装置に切断し、分割することによって、半導体装置の形成を終了する(図10-E)。

【0005】

【発明が解決しようとする課題】 しかしながら、従来の構造、および製造方法では、プリント基板などに半導体

50

装置を実装する際の熱ストレスによって、半導体素子と実装基板との接合部にクラックが生じる等の問題があつた(図11参照)。また従来の半導体装置の製造方法では封止する樹脂の応力が高い場合は、樹脂封止した段階でウェハに反りなどを生じてしまう恐れがあり、個々に分割する為のステージに固定しづらくなる場合があつた(図12参照)。

## 【0006】

【課題を解決するための手段】上記のような課題を解決するために、本発明の半導体装置では厚さが200μm以下の半導体素子と、半導体素子上に形成された電極パッドと、電極パッドと電気的に接続される配線と、半導体素子の回路形成面および配線を封止する封止樹脂とを有することを特徴とする。

【0007】また本発明の半導体装置の製造方法では、半導体ウェハの主面上に電極パッドを形成する工程と、電極パッドと接続される配線を形成する工程と、半導体ウェハの主面および配線を樹脂封止する工程と、樹脂表面から溝を形成し、半導体ウェハの所定の深さまで到達させる工程と、半導体ウェハの裏面を溝の底部まで研磨し、個々の半導体装置に分割する工程とを有することを特徴とする。

【0008】また本発明の半導体装置の実装方法では、厚さが200μm以下である半導体素子の主面が樹脂封止された半導体装置を準備する工程と、半導体装置を実装基板上に配置する工程と、熱処理によって半導体装置と実装基板とを接続する工程とを有することを特徴とする。

## 【0009】

【発明の実施の形態】(第1の実施の形態)図1は本発明の第1の実施の形態における半導体装置の構造を示す図である。

【0010】以下図1を用いて本発明の第1の実施の形態について説明する。なお図8と共通する部分に関しては共通の符号を用いて説明する。図中で半導体素子や樹脂の厚さは破線等を用いて示している。

【0011】半導体素子1は従来構造の400μmよりも薄く形成され、本実施の形態では100μmの厚さを有している。

【0012】半導体素子1の主面には所定箇所にアルミ電極パッド2が形成されている。半導体素子上にはCuによる配線3が形成されている。配線3の高さは50μmである。また配線3はアルミ電極パッド2に電気的に接続している。

【0013】半導体素子1の主面(回路形成面)および配線3は樹脂4によって封止されている。樹脂4の厚さは配線3と同様50μmである。樹脂4の上には突起電極5が形成されている。本実施の形態では樹脂4の表面に露出した配線3の上に半田などによるバンブ電極5が形成されている。

## 【0014】図2-Aはプリント基板などの実装基板上に

半導体装置を実装し、温度サイクル試験を行った結果を示す図である。図2-Aの横軸は半導体素子の厚さを示し、縦軸は半導体装置と実装基板との接合部(本実施の形態では半田ボールである)にクラックが生じるまでのサイクル数および実装基板と半導体装置との歪みを示した図である。

【0015】熱膨張係数の違いから、加熱すると半導体装置と実装基板との間には歪みが生じる。半導体素子1の厚さを薄くすることによって、半導体素子自体の柔軟性は大きくなる。よって半導体素子自体が加熱時の歪みを吸収する。図2-Aでは半導体素子を薄くするほど、接合部の最大歪みが小さくなっている。

【0016】また半導体素子を薄くするほど、半田ボールにクラックが発生するまでの温度サイクル数も増加している。

【0017】この効果は半導体素子を200μm以下とすることで顕著に現れる。

【0018】図2-Bは半導体素子の厚さを一定として、その主面を封止する樹脂の厚さを変化させた場合の温度特性を示す図である。図2-Bに示すデータでは半導体素子の厚さを200μmとし、樹脂の厚さを約50μm、60μm、100μm、150μmと変化させている。

【0019】半導体素子の厚さ:樹脂の厚さ=4:1とした場合に比べて、本発明のように半導体素子の厚さ:樹脂の厚さ=2:1あるいは1:1にした場合の方が最大歪みが小さくなる。これは半導体素子の厚さに対しての樹脂の厚さが厚いほうが半導体素子自体の柔軟性が大きくなり温度特性が良くなることを示している。半導体素子の厚さに対して樹脂の厚さが1/2以上あることによって顕著な効果が見うけられる。

【0020】本件発明者らのさらに詳細な実験およびシミュレーションによると本発明における半導体装置では半導体素子の厚さを200μm以下とし、半導体素子の厚さに対して樹脂の厚さが1/2以上となる範囲にすることで、基板実装時などのクラック発生を十分に抑えることが出来る。

【0021】図3および図4は本発明第1の実施の形態の半導体装置の製造方法を示す図である。

【0022】次に図3および図4を用いて本発明第1の実施の形態の半導体装置の製造方法について説明する。

【0023】まず半導体ウェハ30の主面(回路形成面)上に電気メッキ等により、高さ約50μmのCuの配線31を形成する(図3-A)。この配線31はウェハ30上に形成された電極パッド(図示していない)に電気的に接続されている。

【0024】その後、半導体ウェハ30の主面および配線31に対して樹脂32を充填する(図3-B)。樹脂充填の方法はトランクファモールド法、ポッティング法、印刷法等で行う。

【0025】この段階の半導体ウェハ30は、樹脂32の応

力などによって反りが生じないような十分な厚さを持っているものとする。

【0026】樹脂32に埋もれてしまっている配線31が露出し、樹脂32および配線31の高さが50μmとなるまで、研磨刃33によって樹脂32の表面を研磨する(図3-C)。

【0027】その後、高速回転する外周刃34によって、樹脂32を充填した面から溝35を形成する。この溝35は後に個々の半導体装置に分割する部分に形成される。

【0028】この溝35の深さは最終的に個々の半導体装置とした場合の半導体素子の厚さに基づいて決定する。本実施の形態では半導体素子1の厚さを100μmとするので半導体ウェハ30の部分には120μmの溝を形成する。この工程で形成される溝35の樹脂表面から底部までの深さは、樹脂厚+ウェハの溝の深さで50+120=170μmとなる(図3-D)。

【0029】その後、基板の樹脂形成面に研削テープ36を貼付する。この研削テープは紫外線を照射することによって、粘着力が落ち、簡単に剥がせるものである。

【0030】研削テープ36を貼付した面を研削ステージ(図示していない)に固定する(図4-A)。研削ステージに固定した状態でウェハ30の裏面側の全面を研磨する。この研磨は前工程で形成した溝35の底部に達するまで行う。

【0031】ウェハ30の裏面の研磨を溝の底部に達するまで行うことで、半導体装置は個々に分割される。つまり研削テープ36の上に個々に分割された半導体装置37が並ぶ状態となる(図4-B)。

【0032】その後研磨された裏面にマウントテープ38を貼り、後工程へと供給される。

【0033】後工程では必要に応じてバンプ電極などが形成される。

【0034】本実施の形態の製造方法では、まず十分に厚いウェハを樹脂で封止する。この段階ではウェハに反りなどが生じる恐れはない。その後、樹脂側からウェハに溝を形成する。この溝の底部までウェハの裏面を全面研磨して個々に分離する。

【0035】よってウェハの固定時の反りの問題などが解消できる。

【0036】また最終的に半導体素子が薄くなってしまっても、ウェハよりも個々の半導体装置の方が十分に小さいので樹脂による応力の問題はなくなる。また本発明の製造方法により、従来よりも半導体素子の厚さを薄くした半導体装置の提供が可能になる。

【0037】(第2の実施の形態)図5は本発明の第2の実施の形態における半導体装置の構造を示す図である。

【0038】以下図5を用いて本発明の第2の実施の形態について説明する。なお図1と共に示す部分に関しては共通の符号を用いて説明する。

【0039】半導体素子1は従来構造の400μmよりも薄く形成され、本実施の形態ではその中央部11で、100μm

の厚さを有している。半導体素子の周辺部12では、半導体素子1の厚さがその中央部11よりも薄くなっている。つまり半導体素子1の周辺部では段差部6が形成されている。この段差部6は半導体素子の主面側(回路形成面側)に形成される。この段差部6の深さ、つまり中央部表面から周辺部12の上部までの距離は30μm程度である。

【0040】半導体素子1の主面部分には所定箇所にアルミ電極パッド2が形成されている。半導体素子1上にはCuによる配線3が形成されている。配線3の高さは50μmである。また配線3はアルミ電極パッド2に電気的に接続されている。

【0041】半導体素子1の主面および配線3は樹脂4によって封止されている。樹脂4の厚さは配線3と同様50μmである。樹脂4の上には突起電極5が形成されている。本実施の形態では樹脂4の表面に露出した配線3の上に半田などによるバンプ電極5が形成されている。

【0042】本発明における半導体装置では、半導体素子1の周辺部12が中央部11よりも薄くなり段差部6を形成している。この段差部6は、半導体素子の中央部11を囲むように4辺それぞれに形成されている。

【0043】このような構成にすることで第1の実施の形態と同様、実装時のクラックなどが防止できる。

【0044】さらに、段差部がある事で、半導体素子1の周辺部12では樹脂4と半導体素子1の接触する部分が増える。よって樹脂が剥離してしまう恐れが小さくなる。また半導体素子1と樹脂の界面から水分が侵入しても、中央の回路形成部まで水分が到達してしまうことがない。

【0045】図6および図7は本発明第2の実施の形態の半導体装置の製造方法を示す図である。

【0046】以下に図6および図7を用いて本発明第2の実施の形態の半導体装置の製造方法について説明する。なお図3、図4と共に示す部分については同一の符号を用いて説明する。

【0047】まず半導体ウェハ30の主面上に電気メッキ等により、高さ約50μmのCuの配線31を形成する(図6-A)。この配線31はウェハ30上に形成された電極パッド(図示していない)に電気的に接続されている。

【0048】その後、高速回転させた外周刃60によって半導体ウェハ30の主面に第1の溝61を形成する。この第1の溝61は個々の半導体素子の周辺部となる部分に形成される。この第1の溝の形成に用いられる刃60の刃厚は約50μmである。溝61の幅はこの刃厚よりも1~5μm大きく形成される。この第1の溝61の深さは30μmである(図6-B)。

【0049】その後、半導体ウェハ30の主面(回路形成面)に対して樹脂32を充填する。樹脂充填の方法はトランスマール法、ボッティング法、印刷法等で行う(図6-C)。

【0050】この段階の半導体ウェハ30は、樹脂32の応力などによって反りが生じないような十分な厚さを持っているものとする。

【0051】樹脂に埋もれてしまっている配線31が露出し、樹脂32および配線31の高さが50μmとなるまで、研磨刃33によって樹脂32の表面を研磨する(図6-D)。

【0052】その後、高速回転する外周刃62によって、樹脂32を充填した面から第2の溝63を形成する(図7-A)。この第2の溝63の幅は第1の溝61よりも狭く、第1の溝61の内側に形成される。この部分の拡大図を図8C示す。この第2の溝63を形成する刃62の厚さは約30μmである。

【0053】第2の溝63の深さは最終的に個々の半導体装置とした場合の半導体素子の厚さに基づいて決定する。本実施の形態では半導体素子の中央部での厚さを100μmとするので、半導体ウェハ30の正面から120μmの深さの溝を形成する。樹脂表面から第2の溝63の底部までの深さは、樹脂厚+第1の溝の深さ+ウェハの溝の深さで50+30+90=170μmとなる。

【0054】その後、樹脂形成面に研削テープ36を貼付する。この研削テープ36は紫外線を照射することによって、粘着力が落ち、簡単に剥がせるものである。

【0055】この研削テープ36を研削ステージ(図示していない)に固定する(図7-B)。研削ステージに固定した状態でウェハ30の裏面を研磨する。研磨は前工程で形成した第2の溝63の底部に達するまで行う(図7-C)。

【0056】ウェハ裏面の研磨を第2の溝63の底部に達するまで行うことで、半導体装置は個々に分割される。つまり研削テープ36の上に個々に分割された半導体装置37が並ぶ。

【0057】その後研磨されたウェハ裏面にマウントテープ38を貼り、後工程へと供給される。

【0058】本実施の形態では第1の溝の深さを30μmとしている。第1の溝61を余り深く形成すると、樹脂による応力の影響が大きくなってしまう。本件発明者らの実験によると第1の溝の深さを30μm以上とした場合にウェハに対しての樹脂応力の影響が現れ、ウェハ固定時に反りなどを生じる恐れがある。第1の溝61の深さはウェハ表面の回路が形成される部分の深さより深く、10μm~30μm程度にするのが望ましい。

【0059】本実施の形態の製造方法によれば第1の実施の形態の半導体装置の製造方法同様、ウェハの固定時に、反りなどが生じる恐れがない。

【0060】また第1の溝を形成することにより、樹脂の剥離の恐れが低く、水分の侵入なども防ぐことが可能な半導体装置を製造することが出来る。

【0061】(第3の実施の形態)図13および図14は本発明の半導体装置の他の製造方法を示す図である。以下第1の実施の形態の半導体装置を例にして本発明の製造方法について説明する。図3および図4と共通する部分に

は同一の符号を用いて説明する。

【0062】半導体ウェハ30上の樹脂32を研磨刃33によって研磨する工程までは第1の実施の形態と同様である(図13-A~図13-C)。

【0063】その後、高速回転する外周刃34によって、樹脂32を充填した面から溝35を形成する。この溝35は後に個々の半導体装置に分割する部分に形成される。

【0064】本実施の形態ではこの溝の深さが第1の実施の形態とは異なっている。本実施の形態では半導体素子1の厚さを100μmとするので半導体ウェハ30の部分には50μmの溝を形成する。よってこの工程で形成される溝35の樹脂表面から底部までの深さは、樹脂厚+ウェハの溝の深さで50+50=100μmとなる(図13-D)。

【0065】その後、基板の樹脂形成面に研削テープ36を貼付する。この研削テープは紫外線を照射することによって、粘着力が落ち、簡単に剥がせるものである。

【0066】研削テープ36を貼付した面を研削ステージ(図示していない)に固定する(図14-A)。研削ステージに固定した状態でウェハ30の裏面側の全面を研磨する。この研磨は溝35の底部より50μm上方に達するまで行う。つまり半導体ウェハ30の厚さが、100μmとなった時点で研磨を終了させる。この段階で、溝35を形成した部分では研磨時のストレスなどにより、半導体ウェハ30の裏面にまで届くひびが入ったような状態となっている(図14-B)。これによって半導体装置は個々に分割される。

【0067】半導体装置を確実に分割するためには、この後にウェハ裏面に対してローラ140等による処理を施すとよい。ローラ140が転がることにより、溝35を形成した部分のウェハがブレーキングされ、確実に個々の半導体装置に分割できる。

【0068】その後の工程は第1の実施の形態の製造方法と同様である。

【0069】なお、第2の実施の形態の製造方法においても第2の溝の深さを100μmとすることで本実施の形態と同様の製造方法が可能である。

【0070】本実施の形態の製造方法によれば半導体ウェハの正面側からの溝形成を短く出来る。これによって個々の半導体装置に与えるストレスを低減させることが可能である。

【0071】本発明の第1および第2の実施の形態の半導体装置は、プリント基板などの実装基板上に配置される。その後、半田のリフローなどの熱処理によって実装基板上に接続される。本発明の半導体装置を用いることで、実装基板と半導体装置の接合部のクラックを低減させた実装方法が可能となる。

【0072】

【発明の効果】以上、詳細に説明したように本発明の半導体装置によれば、実装基板と半導体装置の接合部のクラックを低減させることが可能である。

【0073】本発明の半導体装置の製造方法によれば、ウェハの固定時の反りの問題などが解消できる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の半導体装置の構造を示す図。

【図2】本発明の半導体装置の温度サイクル特性を示す図。

【図3】、  
【図4】本発明の第1の実施の形態の半導体装置の製造方法の工程を示す工程図。

【図5】本発明の第2の実施の形態の半導体装置の構造を示す図。

【図6】、  
【図7】本発明の第2の実施の形態の半導体装置の製造方法の工程を示す工程図。

【図8】本発明の第2の実施の形態の半導体装置の製造方法における溝部拡大図

\* 【図9】従来の半導体素子の構造を示す図。

【図10】従来の半導体素子の製造方法の工程を示す工程図。

【図11】、

【図12】従来技術の問題点を示す図。

【図13】、

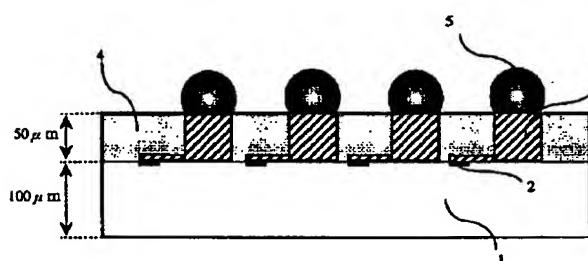
【図14】本発明の第3の実施の形態の半導体装置の製造方法の工程を示す工程図。

【符号の説明】

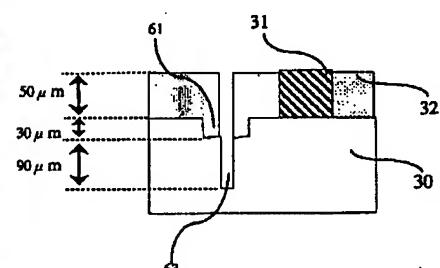
10 1……半導体素子  
2……電極PAD  
3、31、101……配線  
4、32、102……封止樹脂  
5……バンブ電極  
30、100……半導体ウェハ  
37……本発明の半導体装置

\*

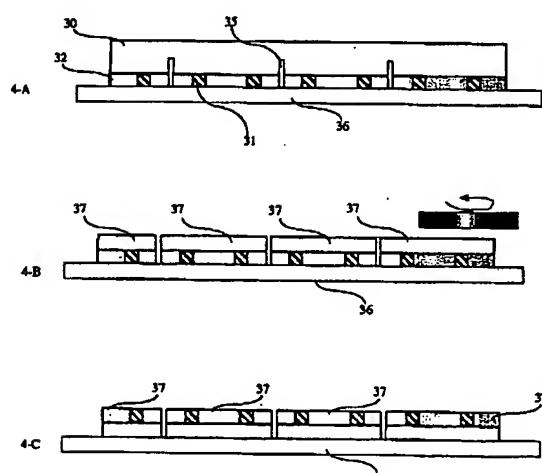
【図1】



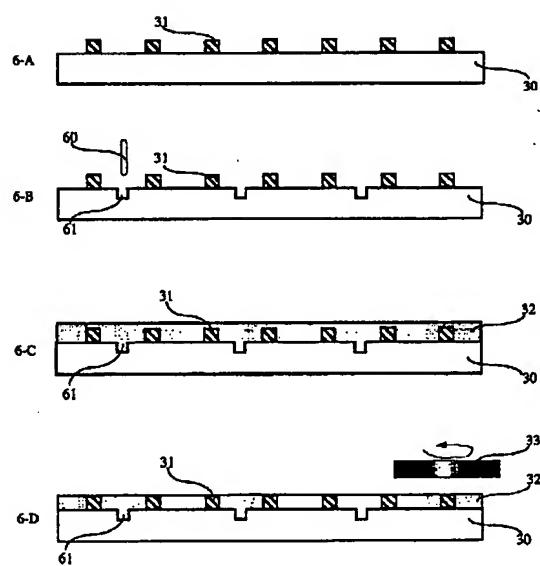
【図8】



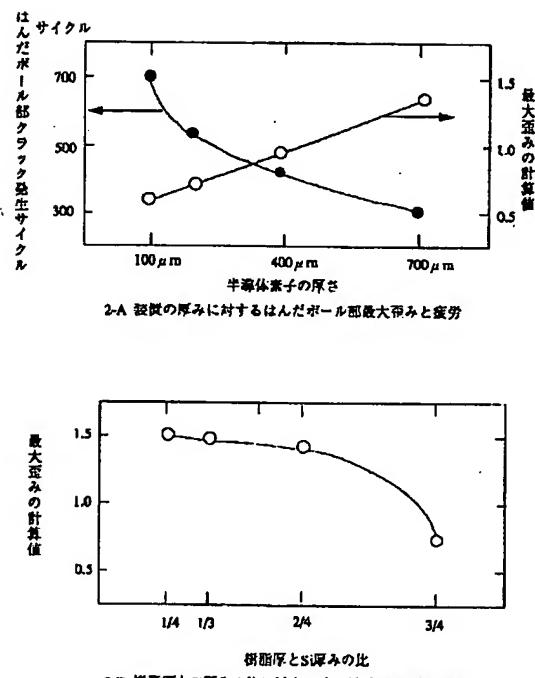
【図4】



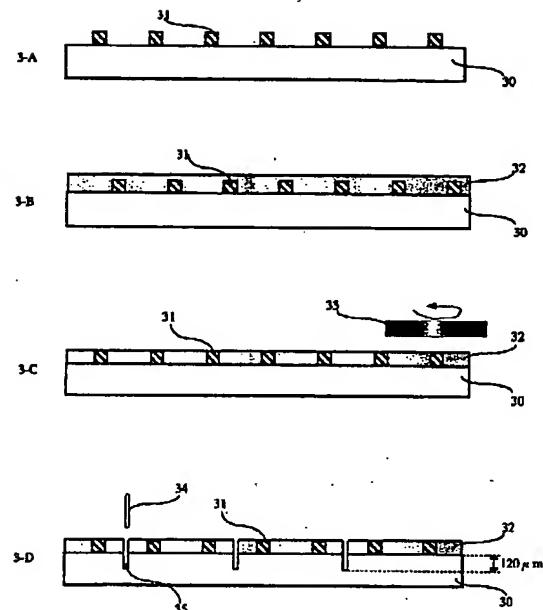
【図6】



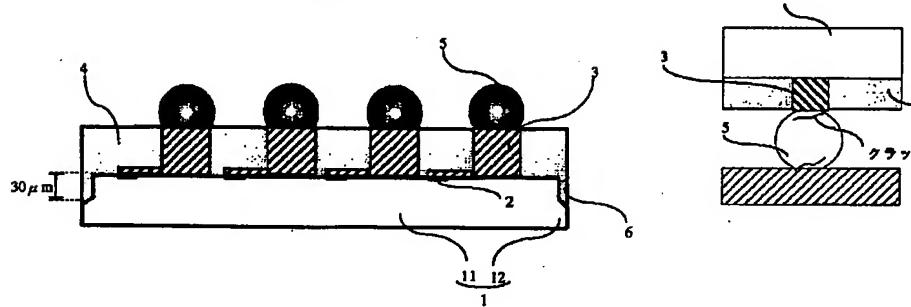
【図2】



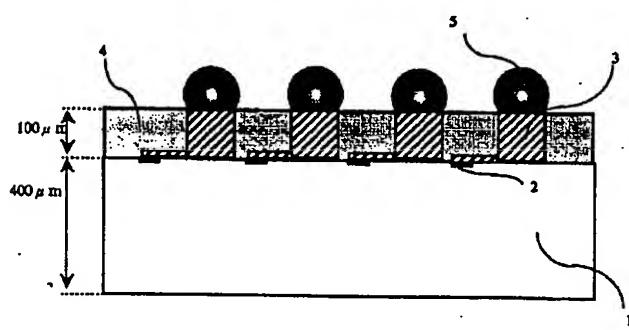
【図3】



【図5】

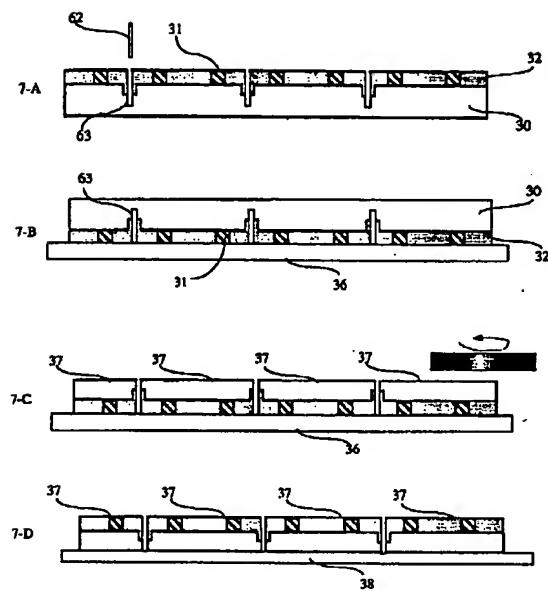


【図9】

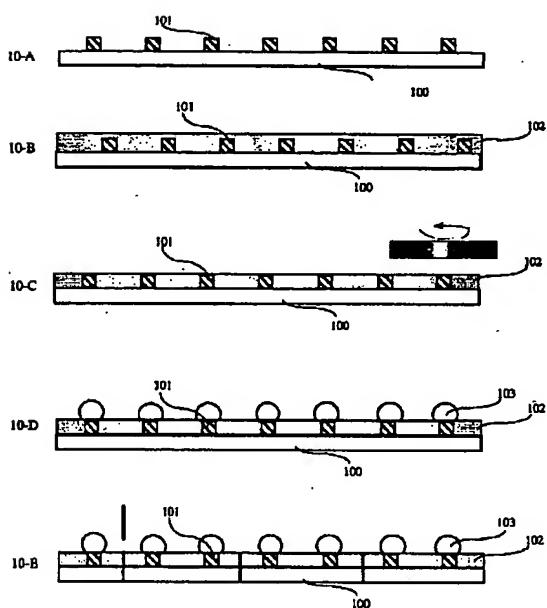


【図11】

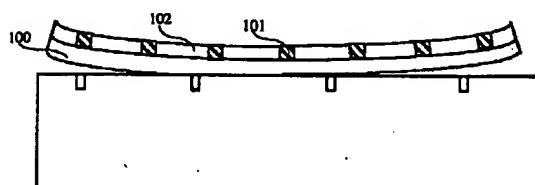
【図7】



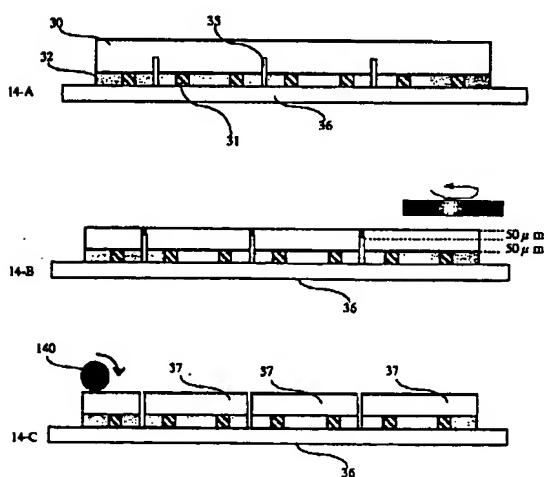
【図10】



【図12】



【図14】



【図13】

